

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

JC525 U.S. PTO

09/514579



02/28/00

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
Bureau of the application as originally filed which is identified hereunder

申請日：西元 1999 年 05 月 28 日  
Application Date

申請案號：088208630  
Application No.

申請人：宏正自動科技股份有限公司  
Applicant(s)

局長  
Director General

陳明邦



發文日期：西元 2000 年 2  
Issue Date

發文字號：08911002312  
Serial No.

申請日期： 88.5.28	案號： 88208630
類別：	

(以上各欄由本局填註)

## 新型專利說明書

一、 新型名稱	中 文	通用序列匯流排介面之電子式切換裝置
	英 文	
二、 創作人	姓 名 (中文)	1. 陳尚仲
	姓 名 (英文)	1. Chen, Sun Chung
	國 籍	1. 中華民國
	住、居所	1. 台北市松江路101號11樓
三、 申請人	姓 名 (名稱) (中文)	1. 宏正自動科技股份有限公司
	姓 名 (名稱) (英文)	1. ATEN International Co., Ltd.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 台北市松江路101號12樓
	代表人 姓 名 (中文)	1. 陳錦堂
	代表人 姓 名 (英文)	1. Chen, Ching Tang



四、中文創作摘要 (創作之名稱：通用序列匯流排介面之電子式切換裝置)

本創作係關於一種通用序列匯流排 (U S B) 介面之電子式切換裝置，可將幾個具有 U S B 介面之裝置以此 U S B 介面之電子式切換裝置相連，按需要而切換連接相關裝置。該 U S B 介面之電子式切換裝置是以手動方式啟動一切換開關，使一觸發信號產生器產生一觸發信號，而一控制信號產生器在接收到觸發信號後便送出一控制信號，而連接相關的具有 U S B 介面之裝置。並且設計延遲信號產生器，使控制信號能延遲一段時間才送出，避免順序切換開關選擇相關裝置時，觸通中間短暫連接之其他裝置，而造成信號的混亂與當機。

英文創作摘要 (創作之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

## 五、創作說明 (1)

### 創作領域

本創作係關於一種通用序列匯流排 ( U S B ) 介面之切換裝置，尤指一種可將數個具有 U S B 介面之裝置互相連接之電子式切換裝置，以達到裝置轉接資源分享之目的。

### 創作背景

傳統 U S B 介面之切換裝置均為機械式切換裝置，作切換選擇時必須順序切換，經過中間其他不希望切換的裝置時，因為電子裝置反應極快，在切換的過程中，儘管切換時間極短也會使各裝置間產生偵測、溝通等動作，而在快速切換時，各裝置間連接時間不足，往往容易造成極大的信號混亂與當機。

而且，機械式切換裝置較容易產生接觸不良、扳動費力的情況，使用上十分不便。

### 創作目的

本創作之主要目的在提供一種通用序列匯流排 ( U S B ) 介面之電子式切換裝置，當順序切換開關選擇相關裝置，而經過中間其他不希望連接的裝置時，各裝置間因為延遲信號產生器的作用而不會有短時間的連接關係、避免了啟動不相關裝置的情況，使得各裝置間不會發生信號混亂以及當機的情形。

本創作之另一目的在提供一種通用序列匯流排 ( U S



## 五、創作說明 (2)

B) 介面之電子式切換裝置，以取代傳統 U S B 之機械式切換裝置，避免接觸不良、扳動費力的問題。

### 圖式簡述

至於本創作之原理、作用與功效，則參照下列各圖及創作詳述即可完全明瞭：

第 1 圖為本創作一優選實施例之電路方塊示意圖。

第 2 圖為本創作優選實施例之電路圖。

第 3 圖為本創作另一優選實施例之電路圖。

第 4 圖為本創作又一優選實施例之電路圖。

第 5 圖為本創作附加延遲信號產生器之優選實施例電路方塊示意圖。

第 6 圖為本創作附加延遲信號產生器之優選實施例電路圖。

第 7 圖為本創作附加顯示器之優選實施例電路方塊示意圖。

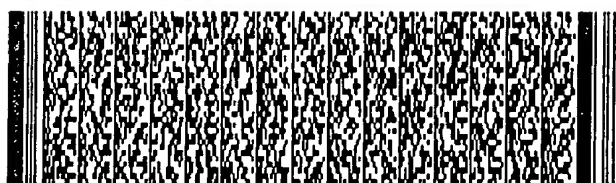
第 8 圖為本創作附加顯示器之優選實施例電路圖。

第 9 圖為本創作附加起始信號產生器之優選實施例電路方塊示意圖。

第 10 圖為本創作附加起始信號產生器之優選實施例電路圖。

### 圖示元件符號對照說明

觸發信號產生器..... 1 1



# 五、創作說明 (3)

控制信號產生器.....	1 2
連接器.....	1 3
第一通用序列匯流排 ( U S B ) 介面.....	1 4
第二通用序列匯流排 ( U S B ) 介面.....	1 5
第三通用序列匯流排 ( U S B ) 介面.....	1 6
延遲信號產生器.....	1 7
顯示器.....	1 8
起始信號產生器.....	1 9
切換開關.....	S W 1
第一電阻器.....	R 1
第二電阻器.....	R 2
第三電阻器.....	R 3
第四電阻器.....	R 4
第一電容器.....	C 1
第二電容器.....	C 2
第四電容器.....	C 4
第一 D 型正反器.....	U 2
第二 D 型正反器.....	U 4
第一多工器.....	U 3
第二多工器.....	U 3
第一二極體.....	D 1
第一發光二極體.....	L E D 1
第二發光二極體.....	L E D 2



## 五、創作說明 (4)

### 創作詳述

請參閱第1圖，本創作一優選實施例之電路方塊示意圖，如圖所示，本創作包括觸發信號產生器11、控制信號產生器12、連接器13，其中：

觸發信號產生器11，其輸出與控制信號產生器12之輸入相連，觸發信號產生器11中有一切換開關SW1（請見第2圖），當使用者按下切換開關SW1時，就送出一觸發信號至控制信號產生器12。

控制信號產生器12，其輸入與觸發信號產生器11的輸出相連接，輸出則與連接器13的輸入相連接，其接收觸發信號產生器11所送出的觸發信號，經過處理後，送出控制信號至連接器13。

連接器13，其輸入與第一通用序列匯流排（USB）介面14及第二通用序列匯流排（USB）介面15相連，輸出則與第三通用序列匯流排（USB）介面16相連。當連接器13接收到控制信號產生器12所送出的控制信號後，根據控制信號將第三USB介面16與第一USB介面14或第二USB介面15相連。

其次參考第2圖，說明本創作一優選實施例之詳細電路。包括觸發信號產生器11、控制信號產生器12、連接器13，其中：

觸發信號產生器11，其以一電阻器、一電容器及一切換開關組成。第一電阻器R1與第一電容器C1串接在電源（VCC）與地（GND）之間，第一電阻器R1





##### 五、創作說明 (5)

之一端與電源 (VCC) 相連接，另一端則與第一電容器 C1 之一端相連接，第一電容器 C1 之另一端則連接到地 (GND)，而切換開關 SW1 之一端連接到地 (GND)，另一端則連接到第一電阻器 R1 與第一電容器 C1 相連接之一端，其電位為 V1。在切換開關未啟動時，切換開關 SW1 不導通，電位 V1 維持一高電位 (HIGH)，當切換開關啟動時，切換開關 SW1 導通，V1 連接到地 (GND)，由高電位 (HIGH) 改變為低電位 (LOW)。當 SW1 再由導通改變為斷路時，電位 V1 則因第一電容器 C1 的充電而回到高電位 (HIGH)，如此藉由 SW1 的導通與斷路使第一電容器 C1 作充放電的動作，使電位 V1 產生低電位 (LOW) 與高電位 (HIGH) 的變化，而得到脈衝信號，作為控制信號產生器 12 所需的觸發信號。

控制信號產生器 12，其以一 D 型正反器 (D Flip-Flop) 或等效電路構成。第一 D 型正反器 U2 的時脈信號輸入端 (CP) 與觸發信號產生器 11 之輸出相連接，而反向資料輸出端 (QN) 則與資料輸入端 (D) 相連接，再以正向資料輸出端 (Q) 的輸出信號作為連接器 13 的控制信號。當時脈信號輸入端 (CP) 接收到脈衝信號時，便將資料輸入端 (D) 之電位移到正向資料輸出端 (Q)，同時在反向資料輸出端 (QN) 形成原來資料輸入端 (D) 之反向電位，反向資料輸出端 (QN) 的電位接著再送回資料輸入端 (D)。等到時脈信號輸



##### 五、創作說明 (6)

入端 (C P) 接收到下一次的脈衝信號時，第一 D 型正反器 U 2 便會重複上述之動作，如此當時脈信號輸入端 (C P) 持續接收到脈衝信號時，便會將高電位 (H I G H) 與低電位 (L O W) 以循環交替的方式送出，作為連接器 1 3 的控制信號。

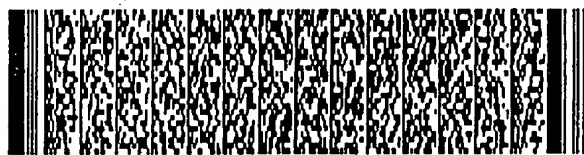
連接器 1 3，其以一多工器或等效電路所構成，第一多工器 U 3 之第一組信號輸入端 X 1 及 Y 1 與第一 (U S B) 介面 1 4 相連接，第二組信號輸入端 X 2 及 Y 2 則與第二 (U S B) 介面 1 5 相連接，信號輸出端 X 3 及 Y 3 則與第三 (U S B) 介面 1 6 相連接，而選擇信號輸入端 (S E L) 與控制信號產生器 1 2 之輸出端相連，利用控制信號產生器 1 2 以循環方式所送出之控制信號作為第一多工器 U 3 之選擇信號。當選擇信號輸入端 (S E L) 所送入之選擇信號為低電位 (L O W) 時，將第一組信號輸入端 X 1 及 Y 1 所送入之信號由信號輸出端 X 3 及 Y 3 送出。當選擇信號輸入端 (S E L) 所送入之選擇信號為高電位 (H I G H) 時，將第二組信號輸入端 X 2 及 Y 2 所送入之信號由信號輸出端 X 3 及 Y 3 送出。也就是說，選擇信號輸入端 (S E L) 之低電位 (L O W) 與高電位 (H I G H) 可以讓第一 U S B 介面 1 4 與第二 U S B 介面 1 5 分別與第三 U S B 介面 1 6 相連接。

利用本創作之 U S B 介面電子式切換裝置，可將不同電子裝置之 U S B 介面相連接，利用順序啟動開關的方式即可使不同之 U S B 介面順序連接。



### 五、創作說明 (7)

請參閱第 3 圖，本創作另一優選實施例之電路圖，如圖所示，其中控制信號產生器 12 以二個 D 型正反器（D FLIP—FLOP）或等效電路所構成。第一 D 型正反器 U 2 的時脈信號輸入端（CP）與觸發信號產生器 11 之輸出相連接，而反向資料輸出端（QN）則與其資料輸入端（D）相連接，第二 D 型正反器 U 4 的時脈信號輸入端（CP）與第一 D 型正反器 U 2 之反向資料輸出端（QN）相連接，而第二 D 型正反器 U 4 之反向資料輸出端（QN）則與其資料輸入端（D）相連接，再以第一 D 型正反器 U 2 及第二 D 型正反器 U 4 之正向資料輸出端（Q）的輸出信號作為連接器 13 的控制信號。當第一 D 型正反器 U 2 之時脈信號輸入端（CP）接收到脈衝信號時，便將其資料輸入端（D）之電位移到正向資料輸出端（Q），同時在反向資料輸出端（QN）形成原來資料輸入端（D）之反向電位，反向資料輸出端（QN）的電位接著送回資料輸入端（D），當下一個脈衝信號送入控制信號產生器 12 時，資料輸入端（D）之電位就移到第一 D 型正反器 U 2 之正向資料輸出端（Q），此時正向資料輸出端（Q）的電位與前一次脈衝信號送入控制信號產生器 12 時之電位相反，如此以循環的方式做高電位（HIGH）與低電位（LOW）的變換。而第二 D 型正反器 U 4 則以第一 D 型正反器 U 2 之正向資料輸出端（Q）的電位作為其時脈信號輸入端（CP）所送入之觸發信號，因此第二 D 型正反器 U 4 之正向資料輸出端（Q）也是以循

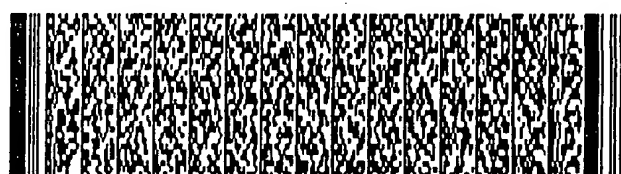


## 五、創作說明 (8)

環的方式做高電位 (HIGH) 與低電位 (LOW) 的變換，而其變換的頻率為第一 D 型正反器 U2 之一半。於是，在第一 D 型正反器 U2 及第二 D 型正反器 U4 之正向資料輸出端 (Q) 便得到低電位 (LOW) 低電位 (LOW)、高電位 (HIGH) 低電位 (LOW)、低電位 (LOW) 高電位 (HIGH) 以及高電位 (HIGH) 高電位 (HIGH) 四種以循環方式送出的控制信號，可以分別使連接器 13 將不同之 USB 介面連接。

請參閱第 4 圖，本創作又一優選實施例之電路圖，與本文前面所述之 USB 介面電子式切換裝置的不同點在於 USB 介面間的內阻不同，利用並聯的方式將連接器 13 中的第一多工器 U3 與第二多工器 U3 並聯，使得 USB 介面間的內阻變小，如此可使 USB 介面間的訊號傳輸品質提昇，延長 USB 介面之間的距離。

請參閱第 5、6 圖，本創作附加延遲信號產生器 17 之優選實施例之電路方塊示意圖及電路圖，如圖所示，延遲信號產生器 17 由一電阻器、一電容器及一二極體 (見第 6 圖) 組成，其輸入端與觸發信號產生器 11 之輸出相連，輸出則與連接器 13 之致能端 (OE) 相連接。第二電阻器 R2 與第二電容器 C2 串接在電源 (VCC) 與地 (GND) 之間，第二電阻器 R2 之一端與電源 (VCC) 相連接，另一端則與第二電容器 C2 之一端相連接，電位為 V2，第二電容器 C2 之另一端則連接到地 (GND)，第一二極體 D1 之正極連接到電位 V2，負極則與第



#### 五、創作說明 (9)

三電阻器 R 3 之一端相連接，第三電阻器 R 3 之另一端則為延遲信號產生器 1 7 之輸入，電位 V 2 則為延遲信號產生器 1 7 之輸出。

當觸發信號產生器 1 1 之切換開關 S W 1 導通時，電位 V 1 由高電位 (H I G H) 改變為低電位 (L O W)，而電位 V 2 也由高電位 (H I G H) 改變為低電位 (L O W)，當切換開關 S W 1 不導通時，電位 V 1 由低電位 (L O W) 改變為高電位 (H I G H)，而電位 V 2 也由低電位 (L O W) 改變為高電位 (H I G H)，為了延遲電位 V 2 由低電位 (L O W) 改變為高電位 (H I G H) 的時間，本創作選擇反應時間較長之電容器作為第二電容器 C 2，當觸發信號產生器 1 1 之切換開關 S W 1 導通時，連接器 1 3 的致能端 (O E) 成為低電位，因此 U S B 介面間的連接全部被切斷，等一段時間後，電位 V 2 由低電位 (L O W) 改變為高電位 (H I G H)，再依照控制信號產生器 1 2 所送出的控制信號將相關 U S B 介面連接。本創作之設計是使用者要作順序的切換開關動作，才能選到所需的 U S B 介面之連接關係 (如按一次開關按鈕選擇第 1 號裝置，按兩次開關按鈕選擇編第 2 號裝置)，但是若在短時間內作數次的切換動作，因為電子裝置反應更快，不相關的中間的 U S B 介面卻因此導通了，很容易造成整個系統的信號混亂與當機，而延遲信號產生器 1 7 則可使本創作之 U S B 介面之電子式切換裝置在切換途中，因為電位 V 2 的延遲飽和，所以中間短暫連接之



## 五、創作說明 (10)

U S B 介面不受影響，避免產生信號誤送而當機。

請參閱第 7、8 圖，本創作附加顯示器 1 8 之優選實施例之電路方塊示意圖及電路圖，如圖所示，顯示器 1 8 之輸入與控制信號產生器 1 2 之輸出相連，利用控制信號產生器 1 2 所輸出之不同信號，分別使第一發光二極體 ( L E D 1 )、第二發光二極體 ( L E D 2 ) 導通，藉以顯示目前 U S B 介面之間的連接關係。

請參閱第 9、1 0 圖，本創作附加起始信號產生器 1 9 之優選實施例之電路方塊示意圖及電路圖，如圖所示，起始信號產生器 1 9 之輸出與控制信號產生器 1 2 之輸入相連接，其由一電阻器及一電容器所組成，其中第四電阻器 R 4 與第四電容器 C 4 串接在電源 ( V C C ) 與地 ( G N D ) 之間，第四電阻器 R 4 一端連接到地 ( G N D )，另一端則與第四電容器 C 4 一端相連接，電位為 V 3，第四電容器 C 4 之另一端則與電源 ( V C C ) 相連接，當電源 ( V C C ) 接通時，V 3 立刻由低電位 ( L O W ) 改變為高電位 ( H I G H )，送入控制信號產生器 1 2 中的第一 D 型正反器 U 2 的重置端 ( R )，將第一 D 型正反器 U 2 的輸出值清理為低電位 ( L O W )，經過一段時間後，因為第四電容器 C 4 充電，使得 V 3 由高電位 ( H I G H ) 改變為低電位 ( L O W )，並維持在低電位 ( L O W )，不再影響連接器 1 3，如此使得每次接通電源時，U S B 介面之連接關係都是相同的。

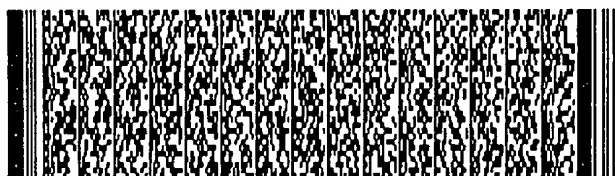
並且，本創作以各電子裝置 U S B 介面本身所接之電



#### 五、創作說明 (11)

源 ( V C C ) 作為高電位 ( H I G H ) ，因此不需另加電源。同時可在 ( U S B ) 介面之電源 ( V C C ) 處串接一二極體，以避免電流倒灌進入 U S B 介面所接之電源 ( V C C ) 。

惟以上所述者，僅為本創作之較佳實施例而已，並不限定觸發信號產生器 1 1 所送出之脈衝信號為正向或負向，也不限定控制信號產生器 1 2 所送出之控制信號有幾組。其次，顯示器、多工器及 U S B 介面之數目並無限制。因此，凡依本創作之精神所作的均等變化與修飾，皆屬本創作申請專利範圍。



## 六、申請專利範圍

1. 一種通用序列匯流排 ( U S B ) 介面之電子式切換裝置，包括觸發信號產生器、控制信號產生器、連接器，其中：

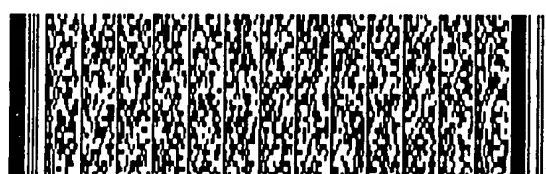
觸發信號產生器，其輸出與控制信號產生器之輸入相連，並具一切換開關，當使用者啟動切換開關時，就送出一觸發信號至控制信號產生器；

控制信號產生器，其輸入與觸發信號產生器的輸出相連接，輸出則與連接器的輸入相連接，其接收觸發信號產生器所送出的觸發信號，經過處理後，送出控制信號至連接器；

連接器，其輸入與二個以上之電子裝置通用序列匯流排 ( U S B ) 介面相連，輸出則與另一電子裝置之通用序列匯流排 ( U S B ) 介面相連，其收到控制信號產生器所送出的控制信號後，根據控制信號連接相關的通用序列匯流排 ( U S B ) 介面。

2. 如申請專利範圍第 1 項所述之通用序列匯流排 ( U S B ) 介面之電子式切換裝置，其中觸發信號產生器以一電阻器、一電容器及一切換開關組成，電阻器與電容器串接在電源與地之間，切換開關之一端連接到地，另一端則連接到電阻器與電容器相連接之一端，利用切換開關導通與否產生脈衝信號。

3. 如申請專利範圍第 1 項所述之通用序列匯流排 ( U S B ) 介面之電子式切換裝置，其中控制信號產生器以一 D 型正反器 ( D F L I P - F L O P ) 構成，其時脈信號





#### 六、申請專利範圍

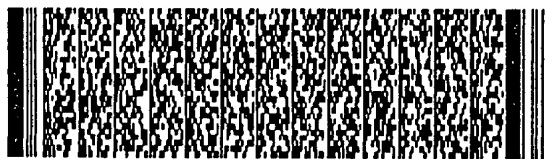
輸入端 (CP) 為控制信號產生器的輸入，而反向資料輸出端 (QN) 則與資料輸入端 (D) 相連接，正向資料輸出端 (Q) 則為輸出端。

4. 如申請專利範圍第 1 項所述之通用序列匯流排 (USB) 介面之電子式切換裝置，其中連接器以一多工器構成，多工器之信號輸入端及輸出端分別與不同之電子裝置通用序列匯流排 (USB) 介面相連接，而以其選擇信號輸入端 (SEL) 與控制信號產生器之輸出端相連接。

5. 如申請專利範圍第 1 項所述之通用序列匯流排 (USB) 介面之電子式切換裝置，其中控制信號產生器以至少二個 D 型正反器 (D FLIP-FLOP) 構成，第一個 D 型正反器的時脈信號輸入端 (CP) 與觸發信號產生器之輸出相連接，而反向資料輸出端 (QN) 則與其資料輸入端 (D) 相連接，第二個 D 型正反器的時脈信號輸入端 (CP) 與第一個 D 型正反器之反向資料輸出端 (QN) 相連接，第二個 D 型正反器之反向資料輸出端 (QN) 則與其資料輸入端 (D) 相連接，餘類推，再以各 D 型正反器之正向資料輸出端 (Q) 的輸出信號作為連接器的控制信號。

6. 如申請專利範圍第 1 項所述之通用序列匯流排 (USB) 介面之電子式切換裝置，其中連接器中具有兩個以上以並聯方式連接的相同多工器，使得通用序列匯流排 (USB) 介面間的內阻變小。

7. 如申請專利範圍第 1 項所述之通用序列匯流排 (US



#### 六、申請專利範圍

B) 介面之電子式切換裝置，其中觸發信號產生器與連接器之間可增設一延遲信號產生器，其輸入端與觸發信號產生器之輸出相連，輸出則與連接器之致能端 (O E) 相連接。

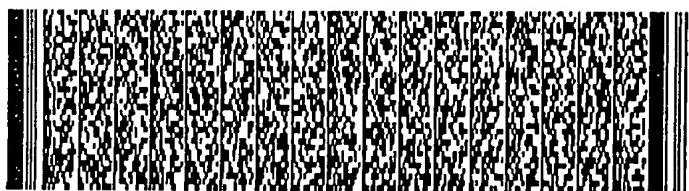
8. 如申請專利範圍第 7 項所述之通用序列匯流排 (U S B) 介面之電子式切換裝置，其中延遲信號產生器由二電阻器、一電容器及一二極體組成，其輸入端與觸發信號產生器之輸出相連，輸出則與連接器之致能端 (O E) 相連接，電阻器與電容器串接在電源 (V<sub>CC</sub>) 與地 (G N D) 之間，二極體之正級連接到電阻器與電容器之連接點，為延遲信號產生器之輸出，二極體之負級則與另一電阻器相串接，為延遲信號產生器之輸入。

9. 如申請專利範圍第 1 項所述之通用序列匯流排 (U S B) 介面之電子式切換裝置，其中控制信號產生器可連接一顯示器，以顯示目前通用序列匯流排 (U S B) 介面之間的連接關係。

10. 如申請專利範圍第 9 項所述之通用序列匯流排 (U S B) 介面之電子式切換裝置，其中該顯示器以發光二極體組成。

11. 如申請專利範圍第 1 項所述之通用序列匯流排 (U S B) 介面之電子式切換裝置，其中控制信號產生器可連接一起始信號產生器，使得每次接通電源時，通用序列匯流排 (U S B) 介面之連接關係都是相同的。

12. 如申請專利範圍第 11 項所述之通用序列匯流排

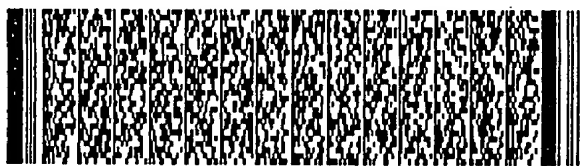


#### 六、申請專利範圍

( U S B ) 介面之電子式切換裝置，其中起始信號產生器由一電阻器及一電容器組成，電阻器與電容器串接在電源 ( V C C ) 與地 ( G N D ) 之間，並以電阻器與電容器的連接點為輸出而與控制信號產生器相連。

1 3. 如申請專利範圍第 1 項所述之通用序列匯流排 ( U S B ) 介面之電子式切換裝置，其中所用之電源可以使用所連接之通用序列匯流排 ( U S B ) 介面之電源。

1 4. 如申請專利範圍第 1 項所述之通用序列匯流排 ( U S B ) 介面之電子式切換裝置，其中各通用序列匯流排 ( U S B ) 介面之電源可串接一二極體以防電流倒灌。



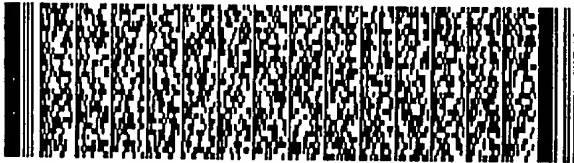
第 1 頁



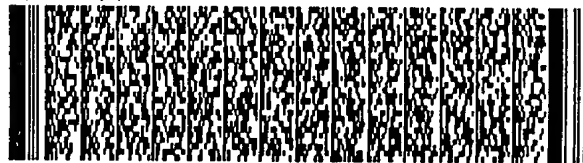
第 2 頁



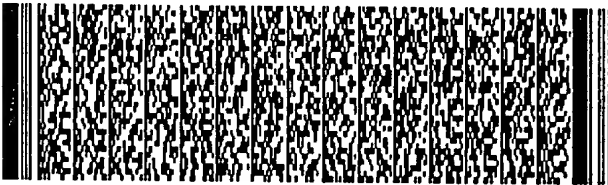
第 4 頁



第 4 頁



第 5 頁



第 6 頁



第 7 頁



第 7 頁



第 8 頁



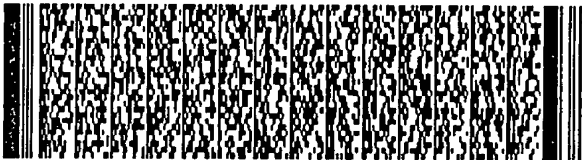
第 8 頁



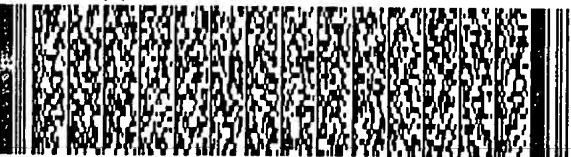
第 9 頁



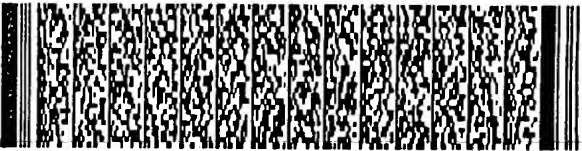
第 9 頁



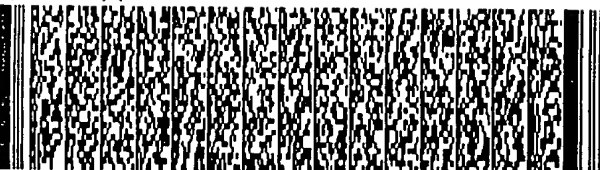
第 10 頁



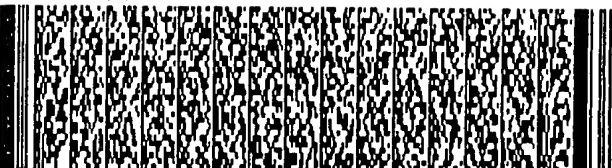
第 10 頁



第 11 頁



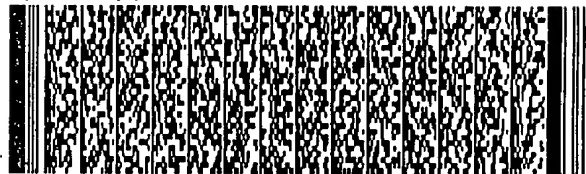
第 11 頁



第 12 頁



第 12 頁



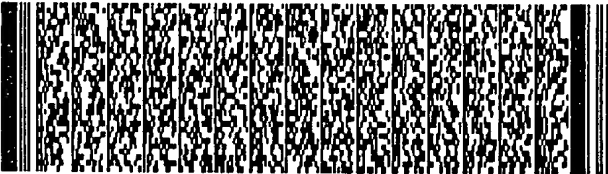
第 13 頁



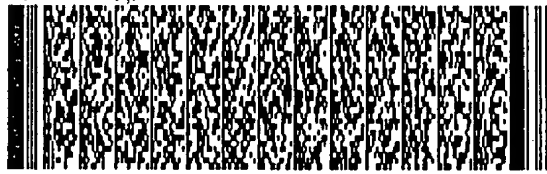
第 13 頁



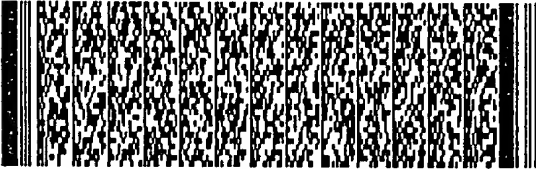
第 14 頁



第 15 頁



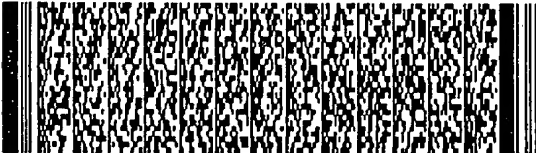
第 15 頁



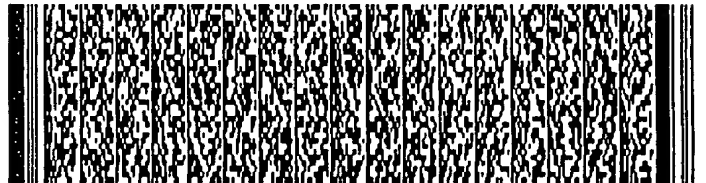
第 16 頁



第 16 頁

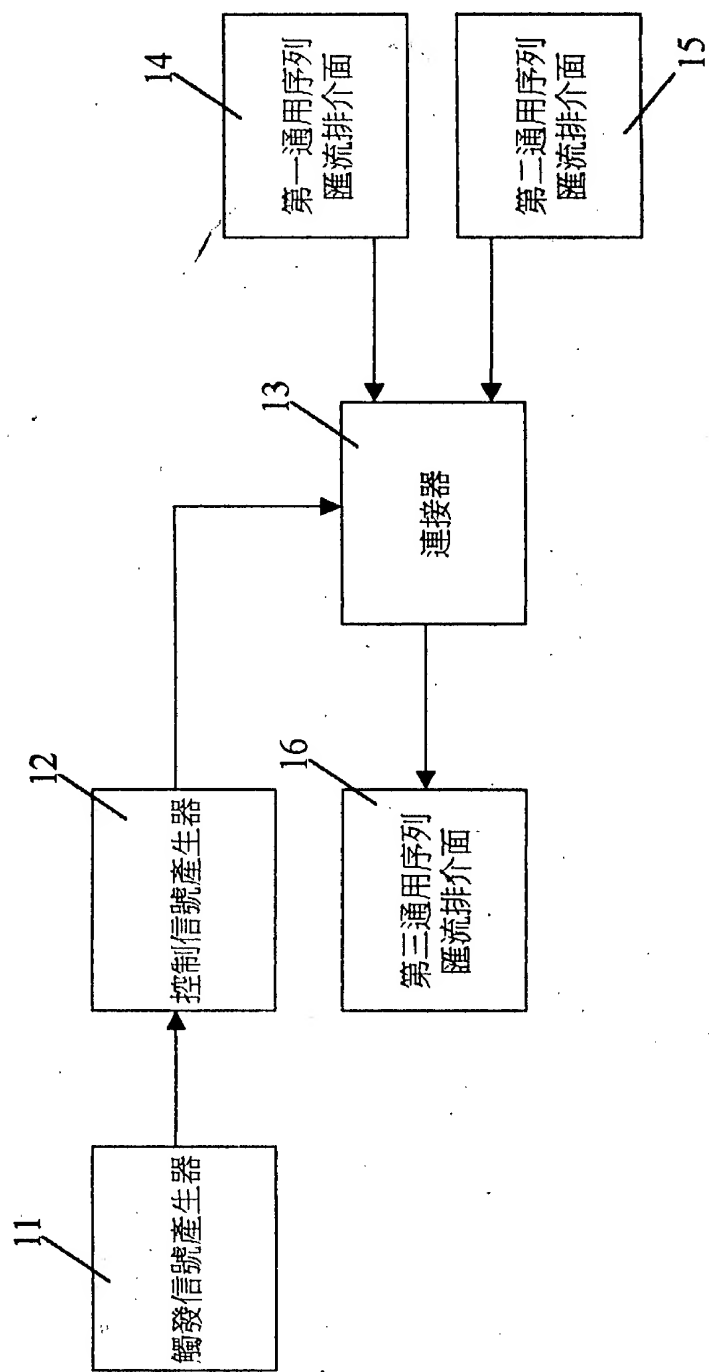


第 17 頁

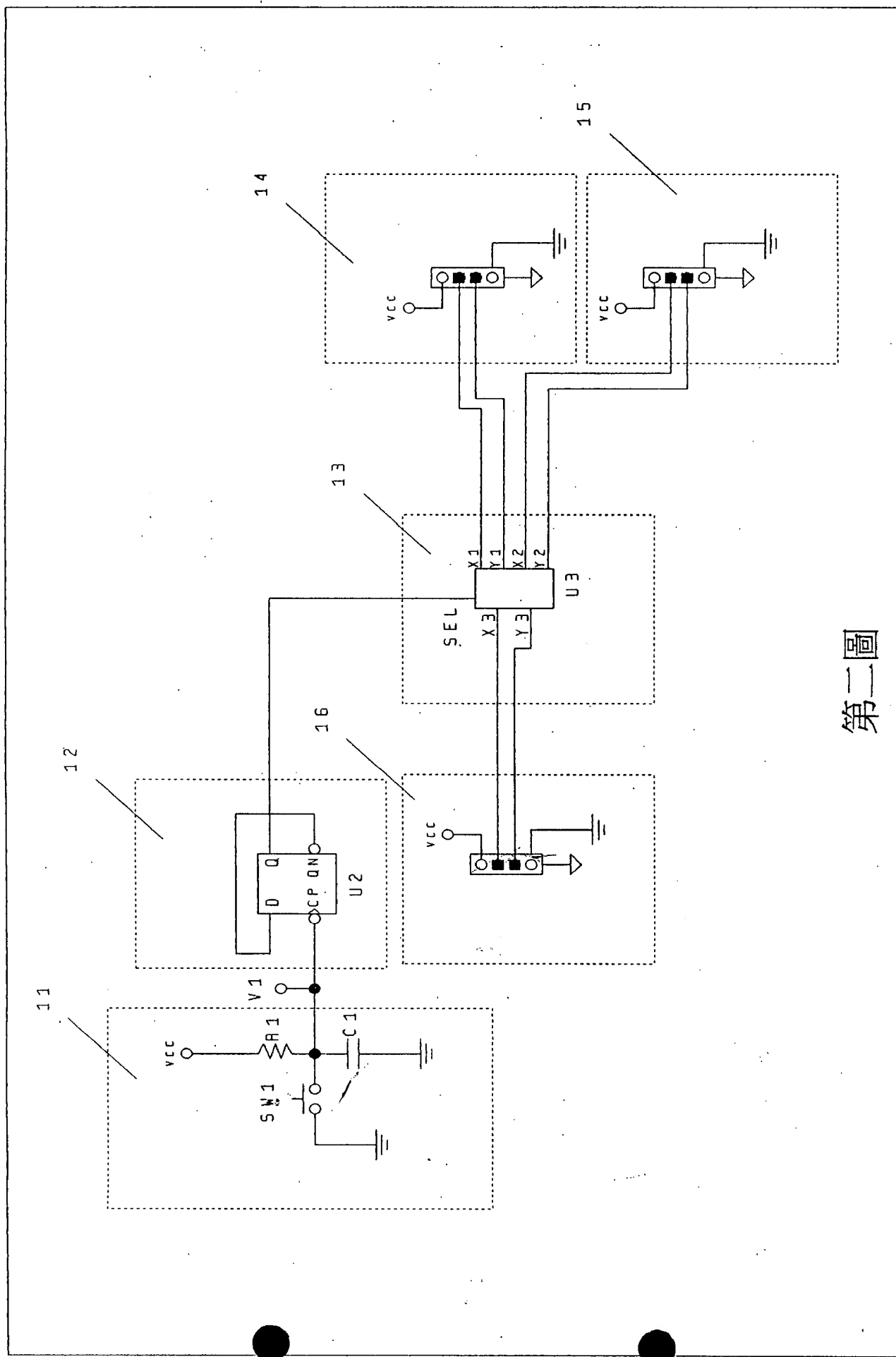


第 18 頁

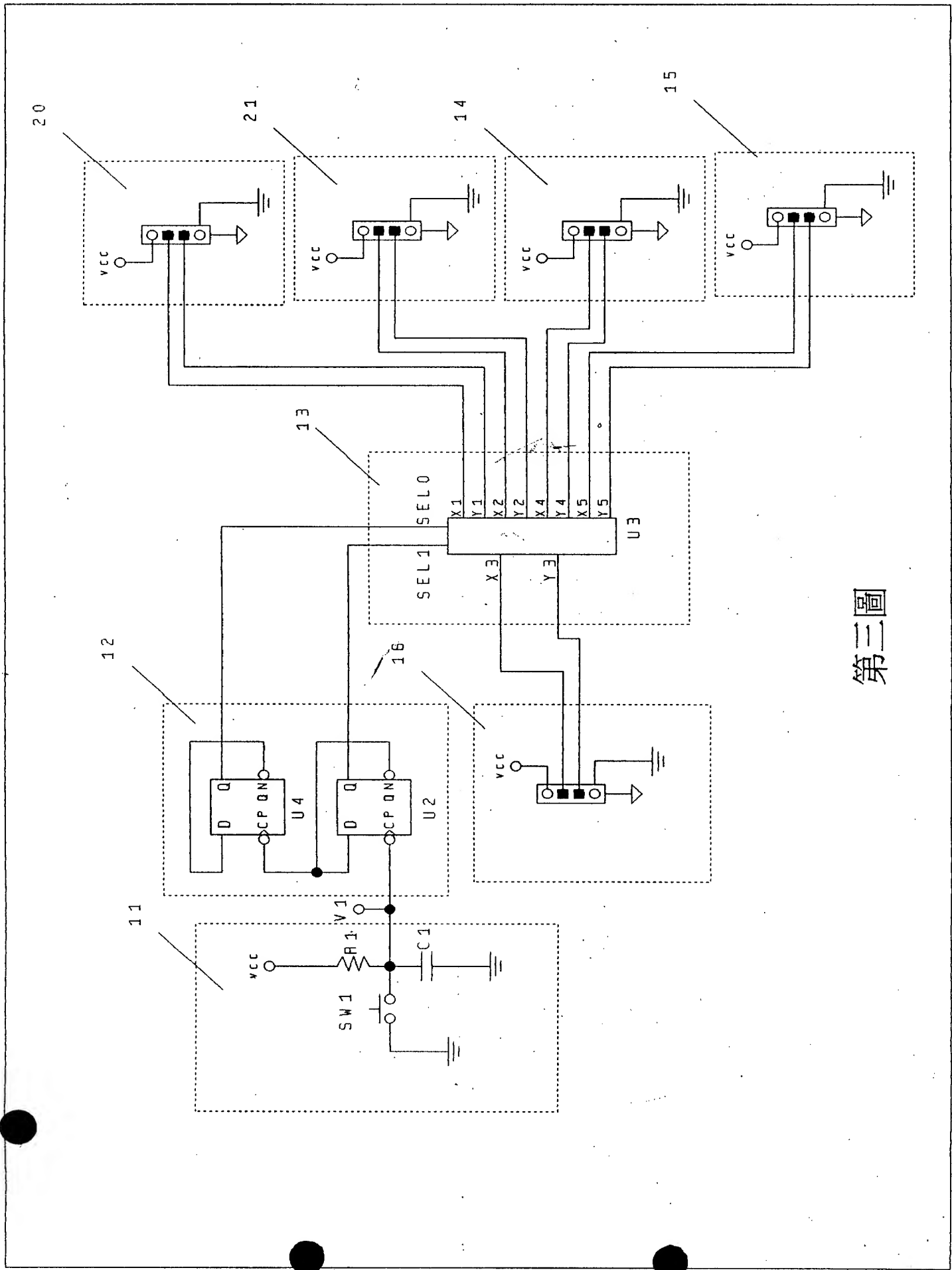




第一圖

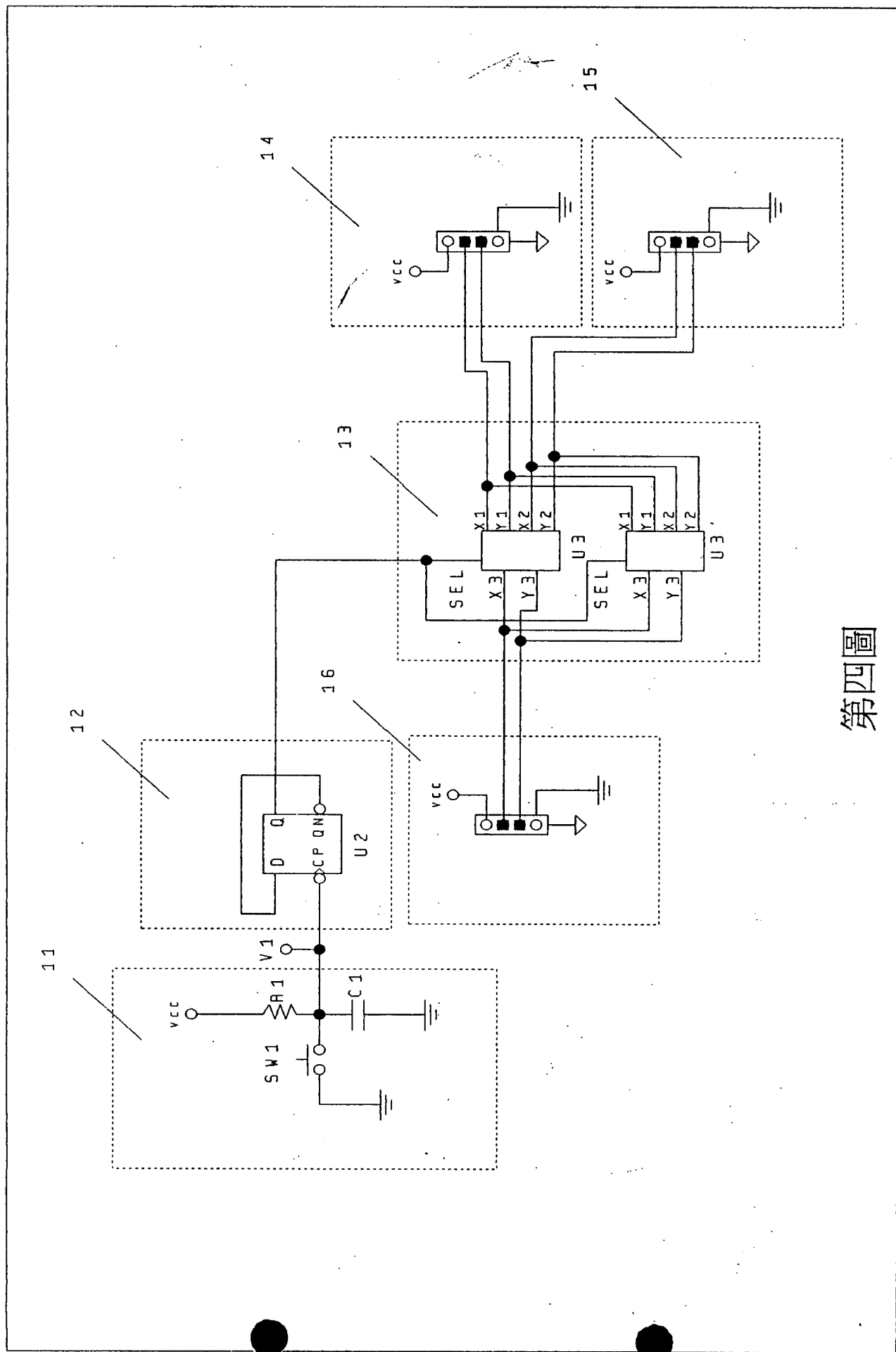


第二圖

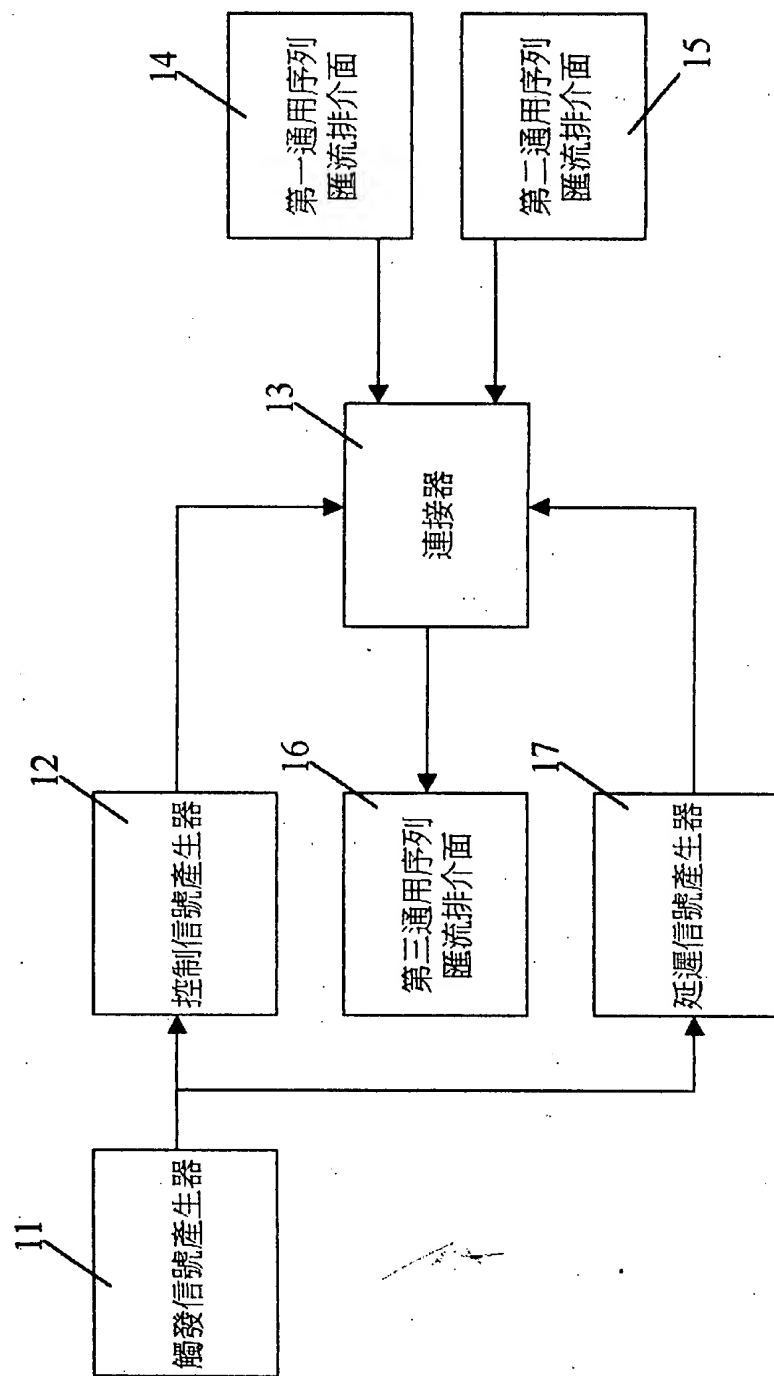


第三圖

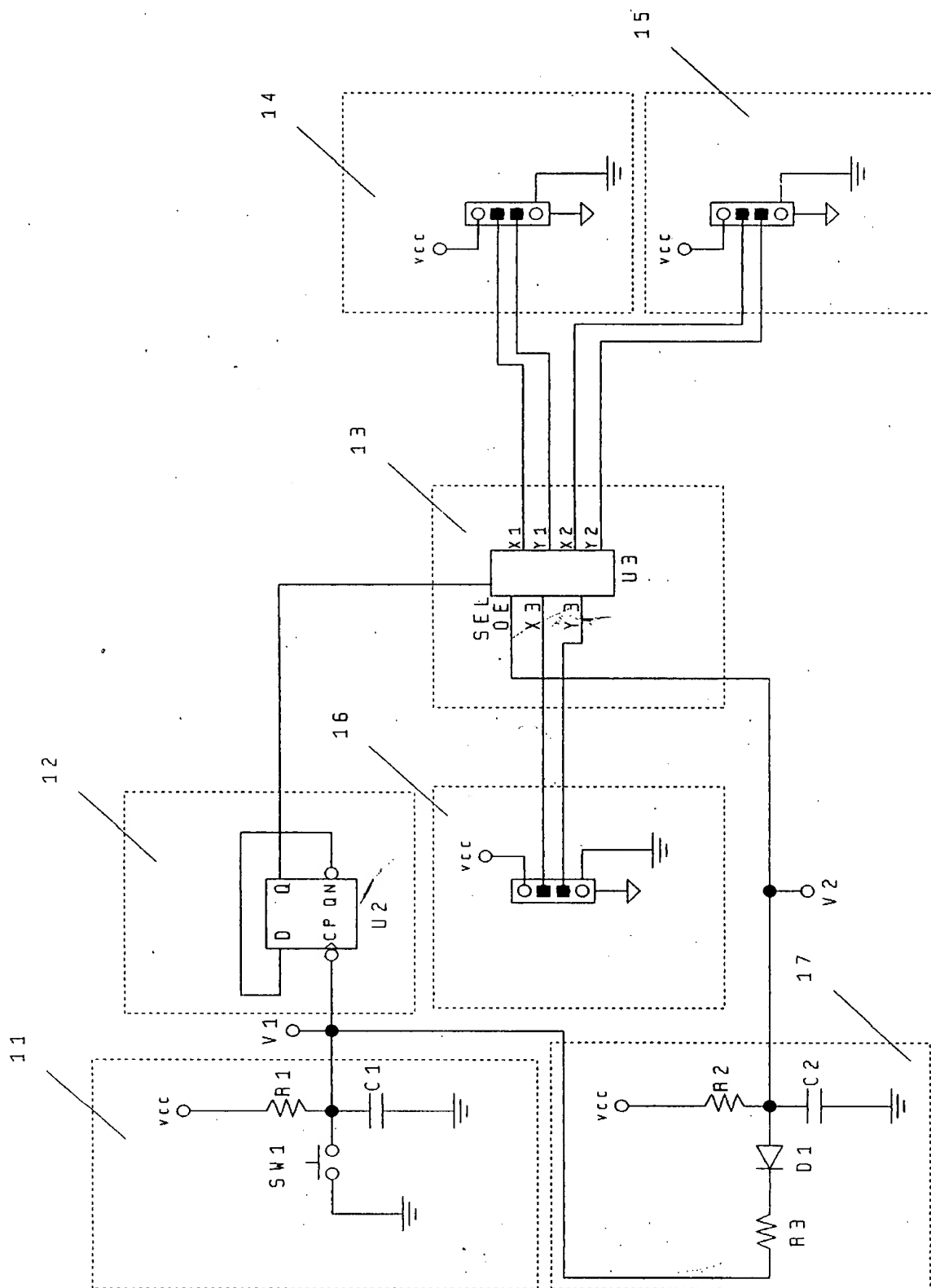




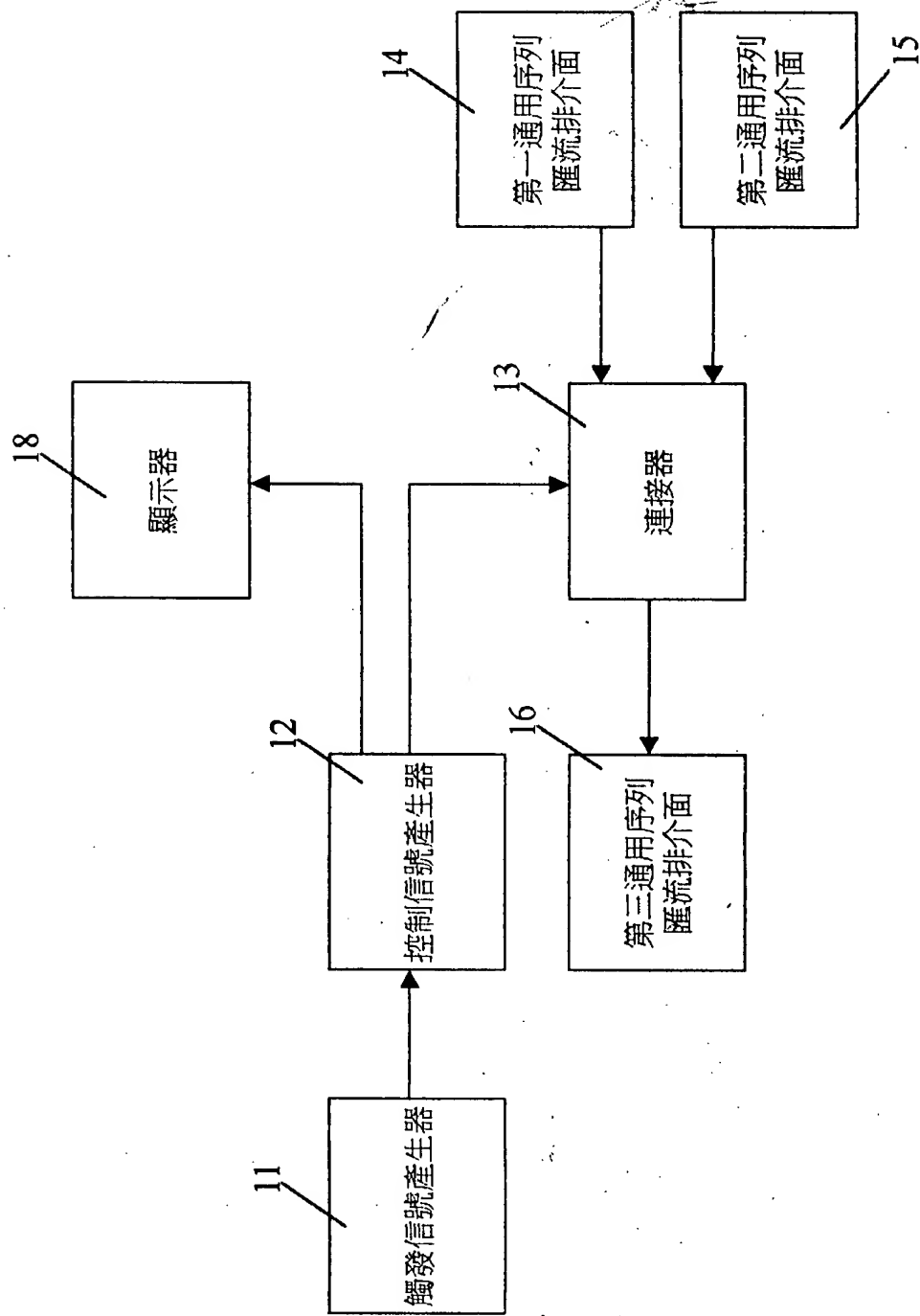
第四圖



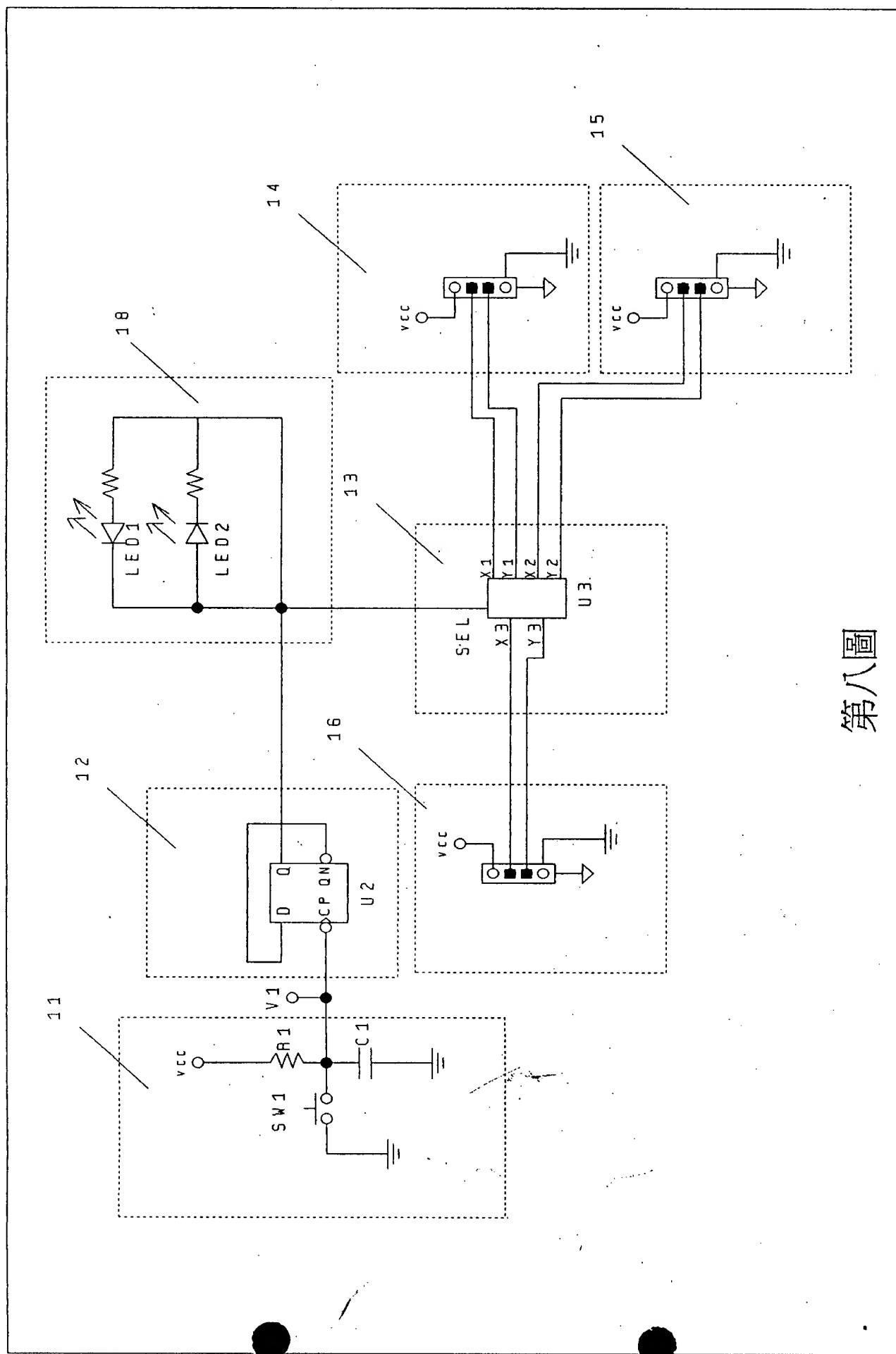
第五圖



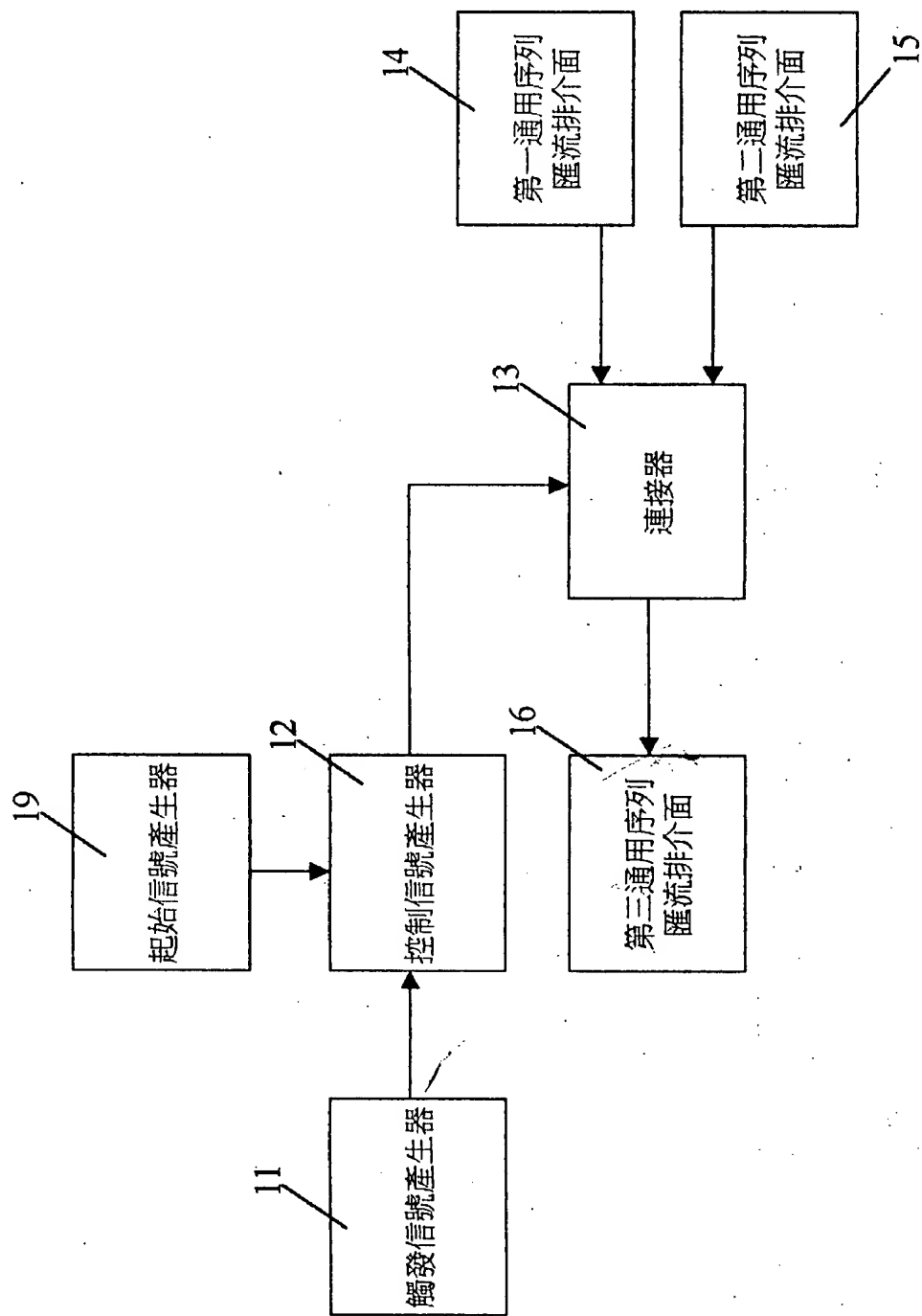
第六圖



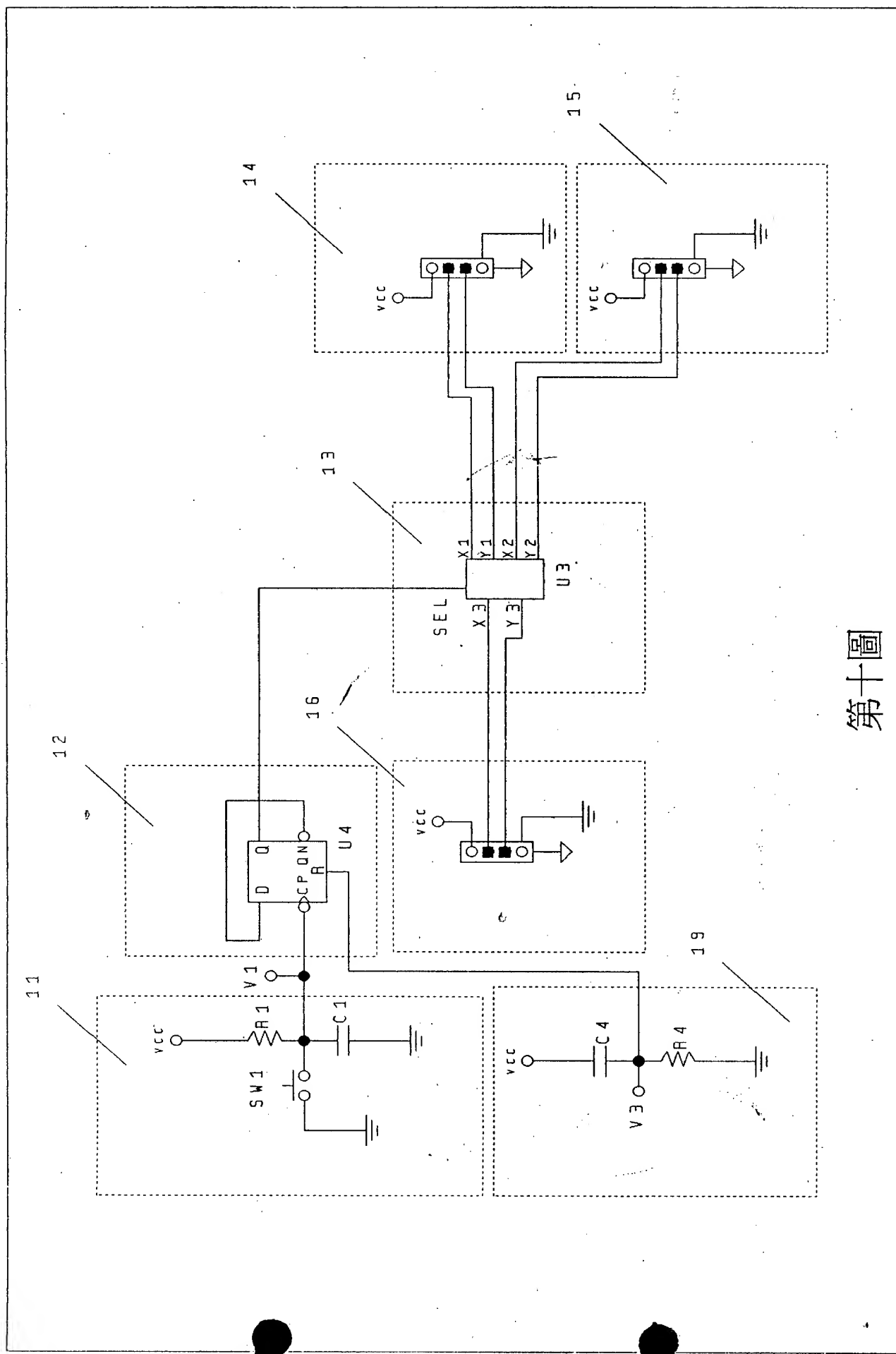
第七圖



第八圖



第九圖



第十圖